

龙芯 3B05+RS780E 单路开发板技术规格书

自主决定命运, 创新成就未来

北京市海淀区温泉镇中关村环保科技示范园龙芯产业园2号楼 100195
Loongson Industrial Park, building 2, Zhongguancun environmental protection park
Haidian District, Beijing



www.loongson.cn

文档更新记录		文档编号:		
		文档名:		龙芯 3B05+RS780E 单路开发板技术规格书
		版本号		V1.0
		创建人:		
		创建日期 :		2014.8.20
更新历史				
序号.	更新日期	更新人	更新内容	
1	2014.8.20	芯片研发部	初稿, 第一次正式发布。	
2				
3				

前言

该开发板技术规格书包括单板布局图、组件、连接器、电源和环境需求，以及相应的 BIOS 内容介绍。

读者对象

该技术规格书提供了龙芯 3B05+RS780E 单路开发板详细的技术信息，以及运营商、系统集成商、和需要了解该水平内容的其他工程师和技术人员，没有固定的读者群。

各章节介绍

章节	描述
1	介绍了龙芯 3B05+RS780E 单路开发板硬件方面的内容。
2	介绍了龙芯 3B05+RS780E 单路开发板的资源地图。
3	介绍了 BIOS 安装程序所支持的功能。
4	介绍了 BIOS 错误消息、测试代码和自检代码方面的内容。

符号约定

无。

前言	3
1. 产品描述	7
1.1 概述	7
1.1.1 功能一览	7
1.1.2 开发板布局图	7
1.1.3 系统框图	9
1.2 在线支持	10
1.3 处理器	10
1.3.1 显卡子系统	10
1.4 系统内存	11
1.4.1 内存配置	11
1.5 桥片	11
1.5.1 显示器接口	12
1.5.2 USB	12
1.5.3 SATA 接口	12
1.6 实时时钟子系统	12
1.7 音频子系统	12
1.7.1 音频子系统软件	12
1.7.2 音频子系统组成	12
1.8 连通性	13
1.8.1 LAN 子系统	13
1.9 硬件管理子系统	13
1.9.1 硬件监测和风扇控制	13
1.9.2 风扇监测	13

1.9.3	热检测.....	13
1.10	电源管理.....	13
1.11	单板状态 LED.....	13
1.12	板上电源和重启按钮.....	14
2	技术参考.....	15
2.1	内存资源.....	15
2.1.1	可访问的内存.....	15
2.1.2	内存规划.....	20
2.2	连接器.....	20
2.2.1	VGA/DVI-I.....	20
2.2.2	串行接口.....	21
2.2.3	USB 接口.....	21
2.2.4	PS/2 鼠标键盘接口.....	22
2.2.5	音频接口.....	23
2.2.6	F_PANEL.....	24
2.2.7	SATA 接口.....	25
2.2.8	IDE 插槽.....	25
2.2.9	ATX 电源.....	26
2.2.10	频率调整开关.....	27
2.3	跳线块.....	30
2.4	机械因素.....	30
2.5	电气因素.....	30
2.5.1	电源支持情况.....	30
2.5.2	风扇电流.....	30
2.5.3	内插板.....	30
2.6	环境因素.....	30

3	BIOS 功能概述	32
3.1	简介	32
3.2	BIOS 闪存组织	33
3.3	资源配置	33
3.3.1	PCI 自动配置	33
3.4	系统管理 BIOS	33
3.5	支持传统 USB	34
3.6	BIOS 更新	34
3.6.1	语言支持情况.....	34
3.6.2	自定义闪屏.....	34
3.7	BIOS 的恢复	34
3.8	启动选项	35
3.8.1	光驱启动.....	35
3.8.2	网络启动.....	35
3.8.3	非外围设备启动.....	35
3.8.4	自检过程更改缺省启动设备.....	35
3.9	调整启动速度	35
3.9.1	外部设备的选择和配置.....	35
3.9.2	BIOS 启动优化	36
3.10	BIOS 安全功能	36
3.11	返回 BIOS 按钮	36
3.12	BIOS 性能	36
4	错误消息和测试代码	37
4.1	BIOS 测试代码	37
4.2	前面板电源 LED 闪烁代码	37
4.3	其它错误状态	37

1. 产品描述

1.1 概述

1.1.1 功能一览

介绍龙芯 3B05+RS780E 单路开发板的主要功能，下面使用表格的形式列出开发板涉及各项。

表 1 功能总结

功能	描述
CPU	一片 3B05
内存	支持两个通道 4 个 DDR3 DIMM 插槽，最高支持 32GB 内存
桥片	AMD RS780E+SB710
BIOS	1 个 SPI BIOS
网络	1 个千兆网口
显示	1 个 VGA 接口，1 个 DVI 接口
音频	1 个 7.1 声道音频接口
PCI-E	1 个 PCIe x16 插槽, 2 个 PCIe x1 插槽
PCI	2 个 PCI 插槽
存储	6 个 SATA2.0、1 个 IDE
USB 接口	12 个 USB 接口，4 个在后面板，8 个插针
PS2	1 个键盘鼠标接口
串口	2 个串口插针
尺寸	标准 ATX 板尺寸 30.5cm×24.4cm

1.1.2 开发板布局图

介绍龙芯 3B05+RS780E 单路开发板的主要组件，给出开发板布局图，如下图所示。

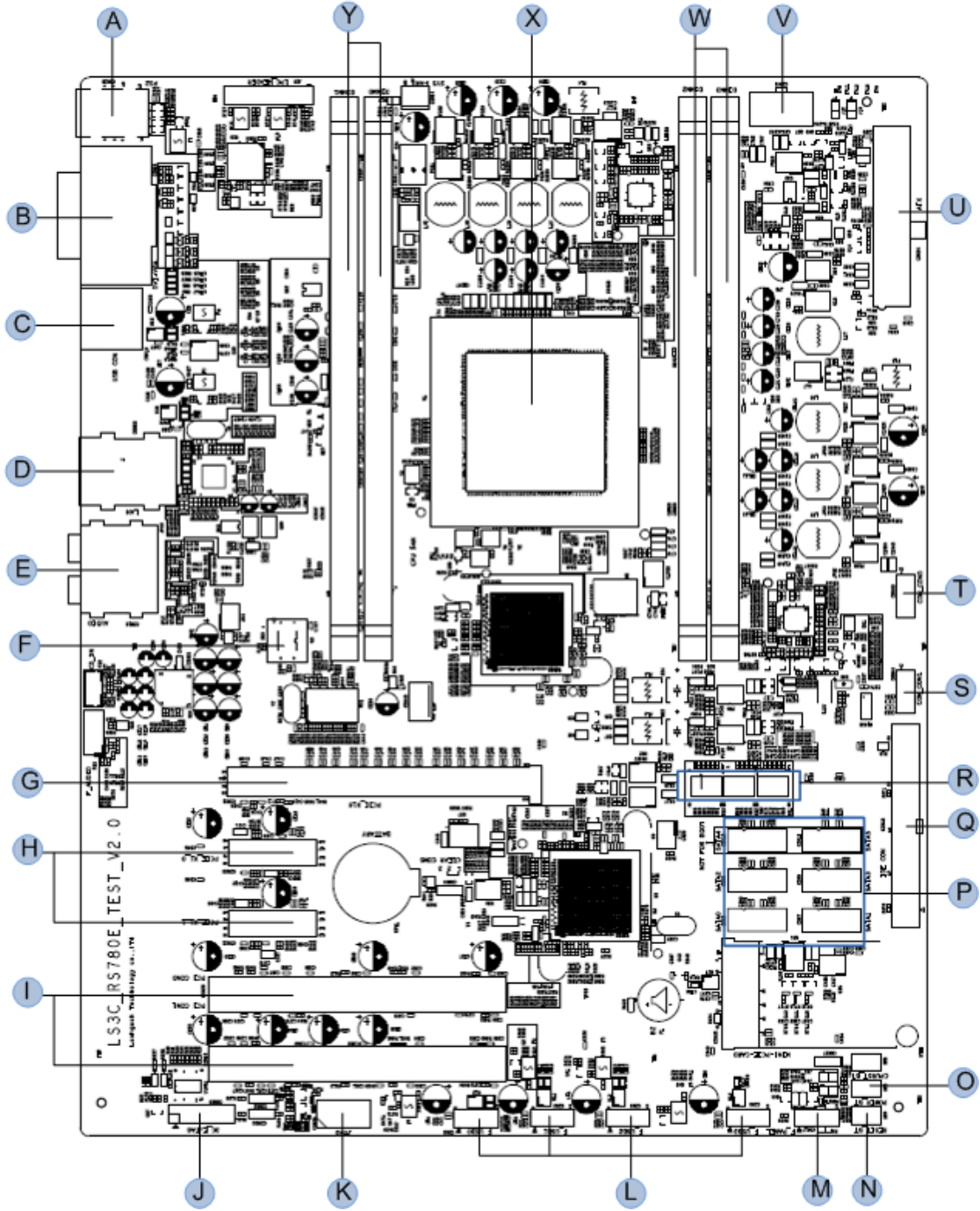


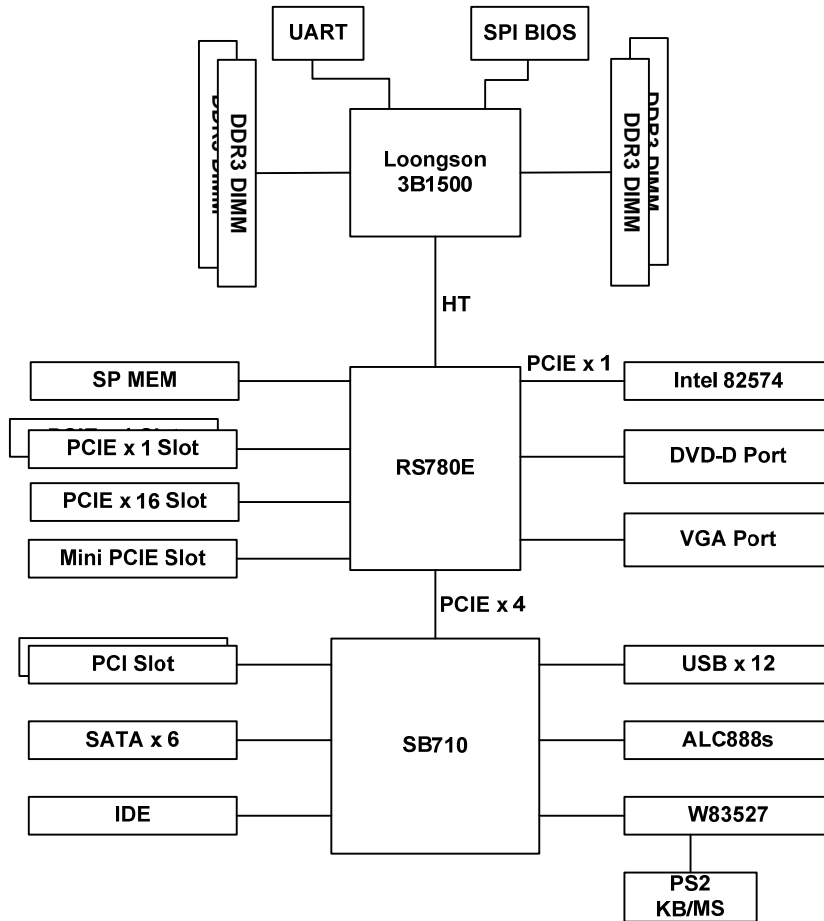
表 2 开发板组件列表

标签	描述
A	PS2
B	VGA DV1
C	USBx2

标签	描述
D	LAN USB
E	Audio
F	SPI BIOS
G	PCIE × 16
H	PCIE × 1
I	PCI
J	EJTAG
K	JTAG
L	F_USB
M	Front Panel
N	RESET BUTTON
O	POWER BUTTON
P	SATA
Q	IDE
R	SW
S	UART1
T	UART0
U	ATX 24Pin
V	ATX 8Pin
W	MC1 DDR3 DIMM
X	CPU
Y	MC0 DDR3 DIMM

1.1.3 系统框图

龙芯 3B05+RS780E 单路开发板系统架构图如下。



1.2 在线支持

龙芯 3B05+RS780E 单路开发板涉及相关内容下载地址。

所要了解信息项	网址
BIOS 和驱动的更新	http://wiki.loongnix.org/dev/wiki

1.3 处理器

龙芯 3B05+RS780E 单路开发板目前仅支持 LS3B1500 处理器。支持处理器的最大工作频率 1.2G。

1.3.1 显卡子系统

集成显卡

开发板使用的 RS780E 北桥集成 ATI M72-based 显示控制器，板上提供 128MB 独立显存，支持最大分辨率 2560x1600 @60Hz。

从如下几方面介绍显卡控制器的功能：

- 3D 功能
- 支持 OpenGL ES2.0/1.1 的三维图形
- 支持 OpenVG 便于图形图像加速
- 通过 Futuremark 公司认证
- 视频
- 目前不支持高清

PCIE X16 显卡

PCIEx16 插槽支持 PCIE V2.0。

支持的 PCIE 显卡包括：HD3xx 系列、HD4xx、HD5xx 系列。

1.4 系统内存

介绍开发板包含双通道 4 个 DDR3 的 DIMM 插槽，所支持的功能：

- 1.5V 镀金触点 DDR3 SDRAM DIMM，可以通过提升电压选项支持更高性能的 DDR3 SDRAM DIMM。
- 系列检测。
- 最大系统内存：32GB。
- 最小系统内存：2GB。
- 支持 ECC DIMM 和非 ECC DIMM。

1.4.1 内存配置

介绍开发板处理器支持如下两种内存技术情况：

- 1 双通道模式：龙芯 3B1500 处理器带有两个 DDR 控制器，每个控制器连接两个内存插槽，两个内存控制器分布在 CPU 两边；两个内存控制器都有内存条的情况下，可以实现内存双通道工作模式。双通道模式下系统可以获得最高的内存带宽。
- 2 单通道模式：当只有一个内存控制器插入内存插槽时系统工作在单通道模式下，单通道模式下内存带宽较小而且单通道模式下内存条必须插在 MC0 通道对应的内存插槽上。如果系统使用两根或两根以上的内存条，建议两个通道上对称分布，以提高内存带宽。

1.5 桥片

开发板上使用 AMD RS780E+SB 710 作为南北桥片，RS780E 北桥和 CPU 之间通过 HT 总线连接，提供 CPU 和显示器、USB、SATA、LAN 和 PCIE 之间的接口。

1.5.1 显示器接口

- VGA+DVI 双显示接口，支持双屏同时显示。
- VGA 接口下支持的最大分辨率如下：
 - 2048x1536 @85Hz (pixel clock at 388.5MHz) for 4:3 format
 - 2560x1440 @75Hz (pixel clock at 397.25MHz) for 16:9 format
 - 2456x1536 @60Hz (pixel clock at 320MHz) for 16:10 format
- DVI 接口下支持最大 2560x1600 @60Hz。

1.5.2 USB

开发板支持 12 个 USB 接口，后面板 4 路，前面板以插针形式连接 8 路，支持 USB2.0。

1.5.3 SATA 接口

开发板拥有 6 个 SATA2.5 接口，兼容 SATA1.5 规范。

1.6 实时时钟子系统

板上采用 SB710 自带实时时钟系统，使用 CR2032 纽扣电池供电。开发板连接到 ATX 电源时实时时钟模块切换到 ATX 电源供电。

电池电压小于 2.5V 时系统会报错，低于 2.0V 时数据会丢失。

1.7 音频子系统

开发板自带 ALC888 是双声道高清晰音频编解码器，同时支持 7.1 个声音的播放，加上 2 路独立的立体声输出（多流）通过前面板的立体声输出。系列集成双立体声 ADC，可以支持立体声麦克风，和声学回声消除（非共体），波束形成（高炉），和噪声抑制（生理盐水）技术，但板卡上多声音的播放目前还没有支持。

1.7.1 音频子系统软件

软件和驱动集成在发布的系统里，可以使用常用的声音播放软件。

1.7.2 音频子系统组成

音频子系统包含如下组件：

- 1 音频接口使用 ALC888 芯片
- 2 SB710 集成 HD Audio 控制单元，支持 192KHz 采样频率

1.8 连通性

1.8.1 LAN 子系统

LAN 子系统的组成情况：自适应网口、RJ-45 网口、软件/驱动、协议引擎。

以太网控制器

- 开发板上集成一片 PCIE 网卡，型号为 Intel 82574
- 网络控制器兼容 802.3x 协议
- 网卡后端连接一个 RJ45 接口，支持 10/100/1000Mb/s 自适应
- 不支持网络开机

集成 LED 灯的 RJ-45 网卡连接器

RJ45 接口集成 LED 灯，只支持网络连接状态指示。

1.9 硬件管理子系统

1.9.1 硬件监测和风扇控制

硬件监测和风扇控制子系统，支持的功能：

- 处理器的温度监测
- 内存容量的监测

1.9.2 风扇监测

硬件支持风扇转速监测，软件暂时没有实现。

1.9.3 热检测

只检测 CPU 温度，不对板上其它地方进行检测。

1.10 电源管理

硬件支持 S0、S3 状态，软件暂时没有实现。

1.11 单板状态 LED

主板接通 ATX 电源后，板上 LED6 和 LED7 亮起，其中 LED6 为系统休眠状态（S3）指示灯，LED7 为 Standby 电源（+5VSB）指示灯；按下主板开机键后 LED6 熄灭，LED8 亮起，指示系统进入工作状态（S0）。

1.12 板上电源和重启按钮

板上复位和上电按钮间开发板布局图的第 12、13 标号。

开发板接通 ATX 电源后按下上电按钮（13），系统上电；上电后按下复位按钮（12）系统重启；上电后长按上电按钮，5 秒钟后系统断电。

2 技术参考

2.1 内存资源

2.1.1 可访问的内存

龙芯 3B1500 芯片可以通过一二级交叉开关配置全系统地址，目前在 PMON 里配置完后，看到的全芯片物理地址空间如下：

	起始地址	结束地址	说明
地址 0	0x0000_0000_0000_0000	0x0000_0000_0FFF_FFFF	内存控制器 0
地址 1	0x0000_0000_1000_0000	0x0000_0000_17FF_FFFF	HT1 MEM 空间
地址 2	0x0000_0000_1800_0000	0x0000_0000_19FF_FFFF	HT1 I/O 空间
地址 3	0x0000_0000_1A00_0000	0x0000_0000_1BFF_FFFF	HT1 配置空间
地址 4	0x0000_0000_1C00_0000	0x0000_0000_1DFF_FFFF	LPC Memory
地址 5	0x0000_0000_1FC0_0000	0x0000_0000_1FCF_FFFF	LPC Boot
地址 6	0x0000_0000_1FD0_0000	0x0000_0000_1FDF_FFFF	PCI I/O 空间
地址 7	0x0000_0000_1FE0_0000	0x0000_0000_1FE0_00FF	PCI 控制器配置空间
地址 8	0x0000_0000_1FE0_0100	0x0000_0000_1FE0_01DF	I/O 寄存器空间
地址 9	0x0000_0000_1FE0_01E0	0x0000_0000_1FE0_01E7	UART 0
地址 10	0x0000_0000_1FE0_01E8	0x0000_0000_1FE0_01EF	UART 1
地址 11	0x0000_0000_1FE0_01F0	0x0000_0000_1FE0_01FF	SPI
地址 12	0x0000_0000_1FE0_0200	0x0000_0000_1FE0_02FF	LPC Register
地址 13	0x0000_0000_1FE8_0000	0x0000_0000_1FE8_FFFF	PCI 配置空间
地址 14	0x0000_0000_1FF0_0000	0x0000_0000_1FF0_FFFF	LPC I/O
地址 15	0x0000_0C00_0000_0000	0x0000_0FFF_FFFF_FFFF	HT1 控制器，各种空间
地址 16	0x0000_1000_0000_0000	0x0000_0000_0FFF_FFFF	内存控制器 1
地址 17	0x0000_1C00_0000_0000	0x0000_1FFF_FFFF_FFFF	HT1 控制器，各种空间
地址 18	0x0000_2000_0000_0000	0x0000_3FFF_FFFF_FFFF	HT1 控制器，猜测空间
地址 19	其它地址		系统配置空间

LS3B1500 使用下面的规则对内存地址空间进行设计。当然，根据系统设计者的需要也可以自定义内存空间分布规则。

1. 无论内存大小多大，都必须保证 0x0000_0000 – 0x0FFF_FFFF 的低 256MB 空间；
2. 为了给 IO 设备留出必要的直接访问地址空间，0x1000_0000 – 0x1FFF_FFFF 保留不用作空间地址空间；
3. 因此 1GB 及以上内存空间的剩余部分按照的定义按照下面的公式：

a) $Base = Size + 0x1000_0000$

b) $Limit = Size + Size - 1$

其中，Base 和 Limit 分别是这块空间的基地址和高地址，Size 是所有内存的大小。

举例说明，如果内存大小为 1GB，则内存存在系统中的地址空间如下表：

	起始地址	结束地址	说明
地址 0	0x0000_0000_0000_0000	0x0000_0000_0FFF_FFFF	0 – 256MB
地址 1	0x0000_0000_5000_0000	0x0000_0000_7FFF_FFFF	256MB – 1GB

如果内存大小为 2GB，则内存存在系统中的地址空间如下表：

	起始地址	结束地址	说明
地址 0	0x0000_0000_0000_0000	0x0000_0000_0FFF_FFFF	0 – 256MB
地址 1	0x0000_0000_9000_0000	0x0000_0000_FFFF_FFFF	256MB – 2GB

如果内存大小为 4GB，则内存存在系统中的地址空间如下表：

	起始地址	结束地址	说明
地址 0	0x0000_0000_0000_0000	0x0000_0000_0FFF_FFFF	0 – 256MB
地址 1	0x0000_0001_1000_0000	0x0000_0001_FFFF_FFFF	256MB – 4GB

以此类推。

除此之外，为了使两个内存控制器能够交错使用，我们按照以下方式配置二级交叉开关上的内存地址空间。

说明		窗口			
用于使能对 BIOS 空间的访问		0	BASE	0x00000000_1FC00000	
			MASK	0xFFFFFFFF_FFF00000	
			MMAP	0x00000000_1FC000F2	
用于使能对 PCI 空间的访问（仅允许非取指的 UNCACHE 访问通过）		1	BASE	0x00000000_10000000	
			MASK	0xFFFFFFFF_F0000000	
			MMAP	0x00000000_10000082	
用于使能对芯片低 256M 空间的访问	MC0 单通道 256MB 及以上	2	BASE	0x00000000_00000000	
			MASK	0xFFFFFFFF_F0000000	
			MMAP	0x00000000_000000F0	
		3			
		双通道 256MB x 2 及以上 (以地址[10]做交错)	2	BASE	0x00000000_00000000
				MASK	0xFFFFFFFF_F0000400
	MMAP			0x00000000_000000F0	
	3		BASE	0x00000000_00000400	
			MASK	0xFFFFFFFF_F0000400	
			MMAP	0x00000000_000000F1	
	用于使能对内存高地址空间的访问	MC0 单通道 256M	4		
			5		
6					
7					
MC0 单通道 512M		4	BASE	0x00000000_20000000	
			MASK	0xFFFFFFFF_F0000000	
			MMAP	0x00000000_100000F0	
		5			
		6			
		7			
MC0 单通道 1G		4	BASE	0x00000000_40000000	

说明		窗口			
			MASK	0xFFFFFFFF_C0000000	
			MMAP	0x00000000_000000F0	
		5			
		6			
		7			
		MC0 单通道 2G	4	BASE	0x00000000_80000000
				MASK	0xFFFFFFFF_80000000
	MMAP			0x00000000_000000F0	
	5				
	6				
	7				
	双通道 256M x 2 (使用地址[10]交错)	4	BASE	0x00000000_20000000	
			MASK	0xFFFFFFFF_F0000400	
			MMAP	0x00000000_000004F0	
		5	BASE	0x00000000_20000400	
			MASK	0xFFFFFFFF_F0000400	
			MMAP	0x00000000_000004F1	
		6			
		7			
		双通道 512M x 2 (使用地址[10]交错)	4	BASE	0x00000000_40000000
				MASK	0xFFFFFFFF_E0000400
MMAP	0x00000000_000000F0				
5	BASE		0x00000000_40000400		
	MASK		0xFFFFFFFF_E0000400		
	MMAP		0x00000000_000000F1		
6	BASE		0x00000000_60000000		
	MASK		0xFFFFFFFF_E0000400		

说明		窗口		
			MMAP	0x00000000_000004F0
		7	BASE	0x00000000_60000400
			MASK	0xFFFFFFFF_E0000400
			MMAP	0x00000000_000004F1
	双通道 1G x 2 (使用地址[10]交错)	4	BASE	0x00000000_80000000
			MASK	0xFFFFFFFF_C0000400
			MMAP	0x00000000_000000F0
		5	BASE	0x00000000_80000400
			MASK	0xFFFFFFFF_C0000400
			MMAP	0x00000000_000000F1
		6	BASE	0x00000000_C0000000
			MASK	0xFFFFFFFF_C0000400
			MMAP	0x00000000_000004F0
		7	BASE	0x00000000_C0000400
			MASK	0xFFFFFFFF_C0000400
			MMAP	0x00000000_000004F1
	双通道 2G x 2 (使用地址[10]交错)	4	BASE	0x00000001_00000000
			MASK	0xFFFFFFFF_80000400
			MMAP	0x00000000_000000F0
		5	BASE	0x00000001_00000400
			MASK	0xFFFFFFFF_80000400
MMAP			0x00000000_000000F1	
6		BASE	0x00000001_80000000	
		MASK	0xFFFFFFFF_80000400	
		MMAP	0x00000000_000004F0	
7		BASE	0x00000001_80000400	
		MASK	0xFFFFFFFF_80000400	

说明	窗口		
		MMAP	0x00000000_000004F1

2.1.2 内存规划

龙芯 3B05+RS780E 单路开发板系统内存分配表如下：

地址范围 (十进制)	地址范围 (十六进制)	规模	描述
	起始地址	结束地址	说明
地址 0	0x0000_0000_0000_0000	0x0000_0000_0020_0000	Runtime BIOS(Only exist during PMON alive)
地址 1	0x0000_0000_0000_0000	0x0000_0000_0F00_0000	Low memory
地址 2	0x0000_0000_9000_0000	0x0000_0000_9000_0000 + MemSize – 256M	Extended memory

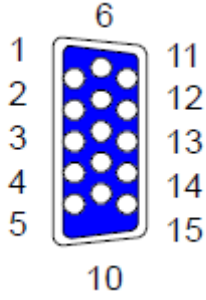
2.2 连接器

2.2.1 VGA/DVI-I

DVI (CON29) 管脚定义

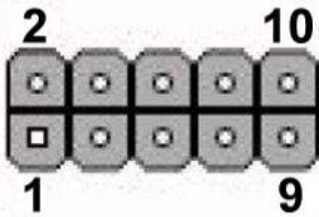
DVI-I 连接器	针脚	功能	针脚	功能
	1	TMDS 数据 2-	13	TMDS 数据 3+
	2	TMDS 数据 2+	14	+5V 直流电源
	3	TMDS 数据 2/4 屏蔽	15	接地 (+5 回路)
	4	TMDS 数据	16	热插拔检测
	5	TMDS 数据	17	TMDS 数据 0-
	6	DDC 时钟	18	TMDS 数据 0+
	7	DDC 数据	19	TMDS 数据 0/5 屏蔽
	8	模拟垂直同步	20	TMDS 数据 5-
	9	TMDS 数据 1-	21	TMDS 数据 5+
	10	TMDS 数据 1+	22	TMDS 时钟屏蔽
	11	TMDS 数据 1/3 屏蔽	23	TMDS 时钟+
	12	TMDS 数据 3-	24	TMDS 时钟-
	C1	模拟垂直同步	C4	模拟水平同步
	C2	模拟绿色	C5	模拟接地 (RGB 回路)
	C3	模拟蓝色		

VGA 接口(CON29)管脚信号名称



PIN	SIGNAL	PIN	SIGNAL
1	ROUT	2	GOUT
3	BOUT	4	NC
5	GND	6	GND
7	GND	8	GND
9	VCC_VGA	10	GND
11	NC	12	V_DATA
13	V_HSYNC	14	V_VSYNC
15	V_CLK	16	GND

2.2.2 串行接口

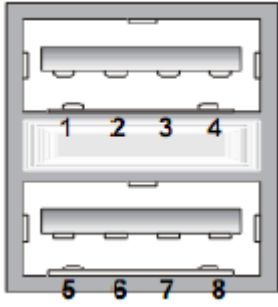


CON43、CON44

CON43、CON44 管脚定义

Pin	1	2	3	4	5	6	7	8	9	10
Signal	DCD	RXD	TXD	DTR	GND	DSR	RTS	CTS	RI	N/A

2.2.3 USB 接口



后面板 USB CON (CON13)
(CON2) ,

USB+LAN (CON33)
(CON5)

后面板 USB 管脚定义

Pin	1	2	3	4	5	6	7	8
Signal	USB_PWR1	USB-0	USB+0	GND	USB_PWR1	USB-0	USB+0	GND

前面板 USB 管脚定义

Pin	1	2	3	4	5	6	7	8	10
Signal	USB_PWR	USB_PWR	USB-	USB-	USB+	USB+	GN	GN	N
l	2	2	2	3	2	3	D	D	C

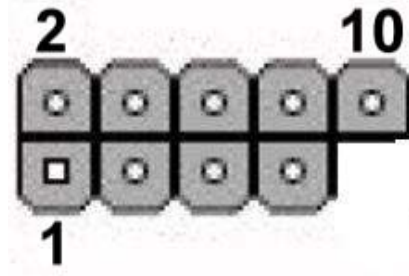
2.2.4 PS/2 鼠标键盘接口#



键盘 (CON28) 管脚定义

Pin	1	2	3	4	5	6
Signal	KB_DATA	NC	GND	POWER	KB_CLK	NC

鼠标 (CON28) 管脚定义

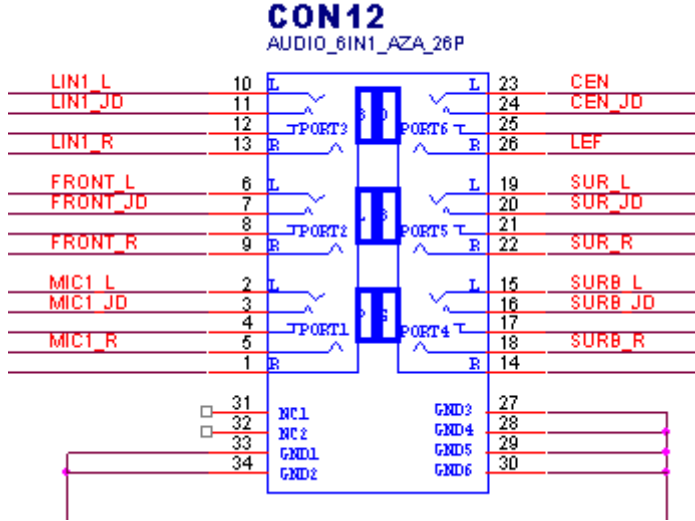


前面板 F_USB0 (CON3), F_USB1

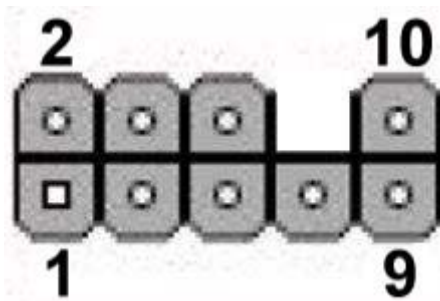
F_USB2 (CON4), F_USB3

Pin	7	8	9	10	11	12
Signal	MS_DATA	NC	GND	POWER	MS_CLK	NC

2.2.5 音频接口#



CON12



P23

后面板音频（CON12）管脚定义

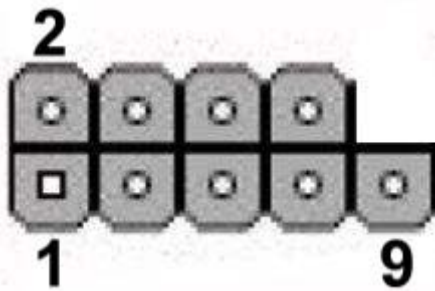
PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL	PIN	SIGNAL
1	AGND	11	LIN1_JD	21	AGND	31	NC
2	MIC1_L	12	AGND	22	SUR_R	32	NC
3	MIC1_JD	13	LIN1_R	23	CEN	33	AGND

4	AGND	14	AGND	24	CEN_JD	34	AGND
5	MIC1_R	15	SURB_L	25	AGND		
6	FRONT_L	16	SURB_JD	26	LEF		
7	FRONT_JD	17	AGND	27	AGND		
8	AGND	18	SURB_R	28	AGND		
9	FRONT_R	19	SUR_L	29	AGND		
10	LIN1_L	20	SUR_JD	30	AGND		

前面板音频（P23）管脚定义

PIN	SIGNAL	PIN	SIGNAL
1	MIC2_L	2	AGND
3	MIC2_R	4	F_AUDIO_DET#
5	LIN2_R	6	MIC_JD
7	AGND	8	KEY
9	LIN2_L	10	LIN_JD

2.2.6 F_PANEL



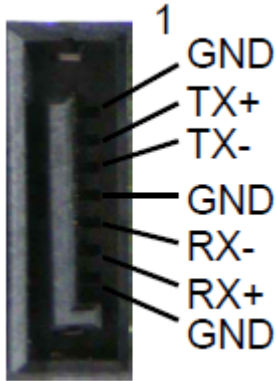
F_PANEL(CON17)管脚定义

Pin	Signal	Pin	Signal
1	F_PANEL_5V	2	FP_LED+
3	HD_LED#	4	FP_LED-
5	GND	6	POWERBTN

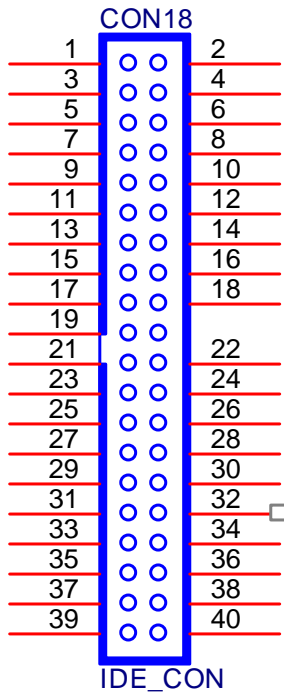
7	SYS_RST#	8	GND
9	NC	10	KEY

2.2.7 SATA 接口#

SATA 接口可通过 SATA 连接线来连接 SATA 设备。本开发板提供了六个 SATA 接口。



2.2.8 IDE 插槽



Pin	Signal	Pin	Signal
-----	--------	-----	--------

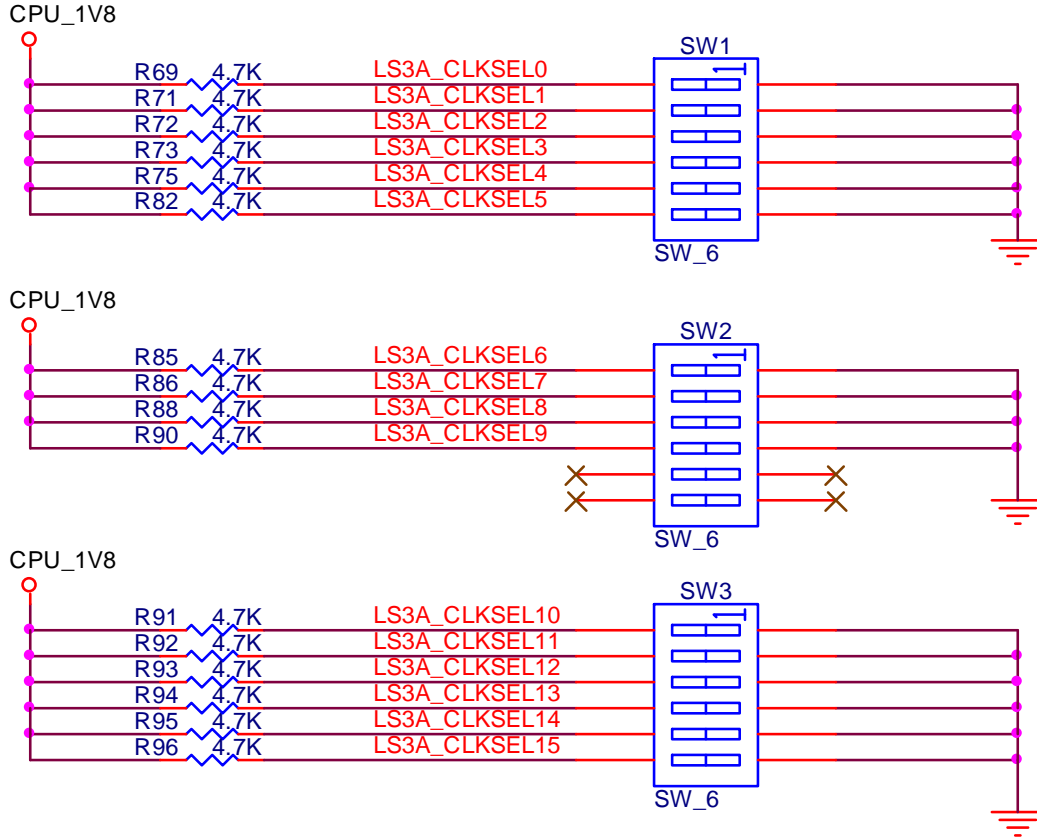
1	PIDE_RST#	2	GND
3	PIDE_D7	4	PIDE_D8
5	PIDE_D6	6	PIDE_D9
7	PIDE_D5	8	PIDE_D10
9	PIDE_D4	10	PIDE_D11
11	PIDE_D3	12	PIDE_D12
13	PIDE_D2	14	PIDE_D13
15	PIDE_D1	16	PIDE_D14
17	PIDE_D0	18	PIDE_D15
19	GND	20	
21	PIDE_DREQ	22	GND
23	PIDE_IOW	24	GND
25	PIDE_IOR	26	GND
27	PIDE_RDY	28	GND
29	PIDE_DACK	30	GND
31	PIDE_IRQ	32	NC
33	PIDE_A1	34	PIDE_CABLEID
35	PIDE_A0	36	PIDE_A2
37	PIDE_CS0	38	PIDE_CS1
39	PIDE_LED	40	GND

2.2.9 #ATX 电源



Pin	Signal	Pin	Signal
1	3.3V	2	3.3V
3	GND	4	5V
5	GND	6	5V
7	GND	8	POK
9	5VSB	10	12V
11	3.3V	12	-12V
13	GND	14	PSON
15	GND	16	GND
17	GND	18	-5V
19	5V	20	5V

2.2.10 #频率调整开关#



信号线对应的拨码开关拨为“on”时，信号值设置为0，开关“off”时值为1。三个开关自上到下依次为1~6位，SW1和SW2的第6位悬空。

CPU Core 时钟的倍频系数与 CLKSEL[5:0]的关系如下表（CPU 基频由 Y2 提供，一般使用 25MHz 晶振）：

CLKSEL[5:0]	处理器核 倍频系数	CLKSEL[5:0]	节点倍频系数
6'b110xx0	36	6'b1xx100	36
6'b101xx0	32	6'b1xx010	32
6'b100xx0	24	6'b1xx000	24
6'b110xx1	18	6'b1xx101	18
6'b101xx1	16	6'b1xx011	16
6'b100xx1	12	6'b1xx001	12
6'b111xx0	2	6'b1xx110	2

6'b111xx1	1	6'b1xx111	1
6'b0xxxxx	初始倍频为 1 倍频，可由软件进行重新配置		

CPU DDR 时钟倍频系数与 CLKSEL[9:6]的关系如下表（DDR 基频由 Y8 提供，一般使用 33MHz 晶振）：

CLKSEL[9:6]	倍频系数	CLKSEL[9:6]	倍频系数
4'b1111	1	4'b1110	26
4'b1101	48	4'b1100	24
4'b1011	44	4'b1010	22
4'b1001	40	4'b1000	20
4'b0xxx	初始倍频为 1 倍频，可由软件进行重新配置		

Bypass mode(clkssel[9:6] == 4'b1111) : mem_clock = MEMCLK

HT 时钟与 CLKSEL[15:10]关系如下表：

信号	作用
CLKSEL[15]	1'b1: 表示 HT 控制器时钟采用 CLKSEL[14:10]控制 1'b0: 初始倍频为 1 倍频，可由软件进行重新配置
CLKSEL[14:13]	2'b00 表示控制器时钟为 PHY 时钟频率（PHY 时钟 bypass 时为 3.2G）除以 2 2'b01 表示控制器时钟为 PHY 时钟频率（PHY 时钟 bypass 时为 3.2G）除以 4 2'b10 表示控制器时钟为 PHY 时钟频率（PHY 时钟 bypass 时为 3.2G）除以 8 2'b11 表示控制器时钟取决于 PCICONF[7]: 1'b1 普通输入时钟 100MHz, 1'b0 差分输入时钟 200MHz
CLKSEL[12:10]	3'b000 表示 PHY 时钟为 800M 3'b001 表示 PHY 时钟为 1.2G 3'b010 表示 PHY 时钟为 1.6G

	<p>3'b011 表示 PHY 时钟为 2.0G</p> <p>3'b100 表示 PHY 时钟为 2.4G</p> <p>3'b101 表示 PHY 时钟为 2.8G</p> <p>3'b110 表示 PHY 时钟为 3.2G</p> <p>3'b111 表示 PHY 时钟取决于 PCICONF[7]: 1'b1 普通输入时钟 100MHz, 1'b0 差分输入时钟 200MHz</p>
--	---

2.3 跳线块

板上有 CON31、CON32 和 CON16 三个跳线帽。

CON31 和 CON32 用来配置 EJTAG 和 JTAG 数据方向, 如果需要使用 EJTAG 和 JTAG 接口的话, 需要用跳线帽短接 CON31 的 1、2 脚短接, CON32 的 2、3 脚短接。

CON16 用来清楚南桥 RTC 模块的数据, 将 CON16 的 1、2 脚短接后数据会被清除。

2.4 机械因素

LS3B1500 开发板尺寸为 30.5 x 24.5 cm, 采用 ATX 主板尺寸, 可放入标准 PC 机箱。

2.5 电气因素

2.5.1 电源支持情况

开发板采用标准 ATX 电源, 需要 ATX 24Pin 电源输入接口和 8Pin CPU 电源输入引脚。板上+5VSB、+3.3V、+5V 和+12V 直接由 ATX 电源提供, 其它电源由板上电源芯片转换。

2.5.2 风扇电流

CPU 采用+12V 风扇, 开发板上已经装配好, 不需要单独购买。

2.5.3 内插板

开发板支持标准 PCI 插槽两个, PCIEx1 插槽两个, PCIEx16 插槽一个。

2.6 环境因素

表 3 环境技术指标

参数	规格
----	----

工作温度	0~40℃
存储温度	-10~60℃

3 BIOS 功能概述

3.1 简介

龙芯 BIOS (PMON) 主要实现了如下功能：进行 CPU 寄存器和 DDR 等模块的初始化、初始化桥片及相关外设、提供用户操作和操作系统引导界面。

龙芯 PMON 在原来 PMON 的基础上添加了硬盘支持，文件系统 ext2 和 fat 的支持，显卡的支持等等。修复了 debug 功能，扩展性也得到提高。比较容易移植到新的系统。编译器为 mips-elf-gcc 同时龙芯 PMON 在原来的 PMON2000 的基础上进行了大量的改进工作新添加了各种功能。

- 全新的启动菜单，以菜单的形式提供启动项选择功能，支持用户启动多个操作系统。区别于原有的命令行操作模式，提供友好直观的操作界面给用户进行系统启动选择操作。用户可以通过上下方向键、HOME、END、PAGEUP 和 PAGEDOWN 键盘进行菜单选择操作，回车则加载选中的操作系统。
- 支持存放于硬盘或者光盘中的配置文件用于设置启动菜单。具体配置文件格式，请参阅相关配置文件格式说明文档。对于硬盘启动来说配置文件位于第一个硬盘的第一个分区根目录下，命名为 boot.cfg，且该分区文件系统格式为 ext2。对于光盘启动来说配置文件则位于光盘根目录下，命名为 boot.cfg。
- 在启动菜单中支持从 CD-ROM 启动或者从硬盘启动，仅在存在 CD-ROM 或者硬盘，并且均有启动配置文件的情况下出现该菜单项。
- 内核启动初始化镜像文件 (initrd) 加载支持，增加的 initrd 指令支持为内核加载内核启动初始化镜像文件 (initrd)。
- 完善的键盘事件处理支持，能正确处理 CAPS LOCK、Scroll Lock、Num Lock、数字小键盘、方向键、home、end、pageup、pagedown、Fn、Tab 等键盘按键事件。对于未处理键盘，则不显示 Ctrl+G 字符。
- 增加对 Control+Alt+Del 事件处理，直接重新启动计算机。
- 支持 Ctrl+W、Ctrl+U 删除整行输入数据。
- 支持 Ctrl+P/上方向键/PageUP、Ctrl+N/下方向键/PageDown 向前向后查找历史命令记录。

- 支持 Ctrl+J/回车键/小键盘回车键执行指令。
- 支持 Ctrl+H/BACKSPACE 回退删除字符。
- 支持 Ctrl+A/HOME，回到输入行头，Ctrl+E/END，跳至输入行尾。
- 支持 Ctrl+S 终端屏幕输入显示，Ctrl+Q 恢复屏幕输入显示。
- 完善对 hist 命令记录的处理流程，使得在 hist 头尾的时候不出现非法错误，不出现 hist 搜寻错误。
- 增加对 ifaddr 的等同命令 ifconfig。
- 增加对 h 的等同命令 help。
- 增加启动时自动根据环境变量 netaddr 启动网络设备的功能。
- 为保持和 Linux 系统一致，将网卡名称从 em0 改为 eth0。
- 增加 cat 指令用于输出文件内容。
- 新增加了许多板子相关的设备驱动。

到现在龙芯 PMON 已经成功的支持了多款芯片和各型号的开发板。

3.2 BIOS 闪存组织

LS3B1500 支持 LPC 和 SPI 启动，目前 LS3B1500 板卡通过 SPI Flash 启动。

使用的 Flash 型号是 SST25WF080，大小 8Mbit。

3.3 资源配置

3.3.1 PCI 自动配置

- LS3B1500 开发板有 PCIEx16 接口一个、PCIEx1、PCI 插槽各两个
- PMON 里提供了一些 PCI 网卡的支持，对 PCIE 的支持还没有加入

3.4 系统管理 BIOS

SMBIOS 的主要部件是 MIF，通过 SMBIOS 系统管理员可以获得系统类型、容量、运行状态和系统组件的安装日期。

BIOS 存储和上报如下 SMBIOS 信息：

- BIOS 数据，比如 BIOS 版本级别。PMON 支持 DMI/SMBIOS 工具，目前支持以下表结构：
 - BIOS Information(Type 0)

- System Information(Type1)
- BIOS Board Information(Type2)
- Processor Information(Type3)
- Physical memory Array(Type16)
- Memory Device(Type17)
- Temperature Probe(Type28)
- 固定的系统数据。
- 资源数据，比如内存大小、缓存大小、处理器速度。

3.5 支持传统 USB

- 支持访问 BIOS 安装程序。
- 支持 USB 安装系统，更新 BIOS。
- 支持 U 盘和 USB 键盘，便于用户交互。

3.6 BIOS 更新

目前支持通过硬盘、优盘、网络三种更新方式。

PMON 自带更新的命令。

例如用户需要使用 http 更新 BIOS ，在进入 PMON 界面后，可以输入：

```
Load -f -f 0xbfc00000 http://10.2.5.30/gz3c.bin
```

3.6.1 语言支持情况

缺省语言为英语。

3.6.2 自定义闪屏

BIOS 开机画面支持的图片格式：

- 800*600 BMP
- 800*600 以下都支持

可以显示中科龙芯公司标志：Loongson

3.7 BIOS 的恢复

后续版本支持

3.8 启动选项

PMON 支持从光驱、U 盘安装系统，缺省从硬盘启动。

3.8.1 光驱启动

支持光驱启动。

3.8.2 网络启动

支持网络文件系统启动。

如果用户需要从网络文件系统启动，可以输入如下命令：

串口启动：

```
g console=ttyS0,115200 root=/dev/nfs nfsroot=10.2.5.23:/home/nfsroot ip=10.2.4.123  
init=/bin/bash rw
```

图形启动：

```
g console=tty root=/dev/nfs nfsroot=10.2.5.23:/home/nfsroot ip=10.2.4.123 rw
```

(其中 10.2.5.23 是网络文件系统服务器的地址)

3.8.3 非外围设备启动

支持 LPC Flash 启动。

目前我们的内核可以从串口启动，如果 BIOS 中没有检测到显卡、键盘和鼠标，可以设置从串口启动；如果检测到显卡、键盘和鼠标，可以按图形模式启动。

3.8.4 自检过程更改缺省启动设备

后续版本可以实现。

3.9 调整启动速度

后续版本可以通过减少打印和等待、并存初始化 DDR 和 cache 等技术提高启动速度。

3.9.1 外部设备的选择和配置

当前版本没有提高外部设备选择和配置界面。

3.9.2 BIOS 启动优化

后续版本支持。

3.10 BIOS 安全功能

目前 LS3B1500 开发板的 BIOS 没有提高安全审核、用户认证机制，用户开机即可进入。但是可以根据客户需要加入。

3.11 返回 BIOS 按钮

LS3B1500 开发板每次上电或重启会首先进入 BIOS，并且可以显示 BIOS 界面。

3.12 BIOS 性能

目前龙芯 BIOS 支持内存大小、主频以及 CPU 主频大小的显示，频率和电压的调节功能正在开发中。

4 错误消息和测试代码

4.1 BIOS 测试代码

自带内存、串口、显示器、硬盘、网卡等测试命令：

- 启动时蜂鸣器短响一声
- 自检没有内存时蜂鸣器长鸣

4.2 前面板电源 LED 闪烁代码

- 在硬盘读写过程中 LED 灯闪烁。

4.3 其它错误状态

- 板上 LED38 和 LED39 为 CPU 核电状态指示灯，正常情况下这两个灯为绿色，若某个等不亮标示对应的电源电路异常。