

龙芯 3A+2H 开发板技术规格书

自主决定命运, 创新成就未来

北京市海淀区温泉镇中关村环保科技示范园龙芯产业园2号楼 100195
Loongson Industrial Park, building 2, Zhongguancun environmental protection park
Haidian District, Beijing



www.loongson.cn

文档更新记录		文档编号:	
		文档名:	龙芯 3A+2H 开发板技术规格书
		版本号	V1.0
		创建人:	
		创建日期 :	2014.8.20
更新历史			
序号.	更新日期	更新人	更新内容
1	2014.8.20	芯片研发部	初稿，第一次正式发布
2			
3			
4			

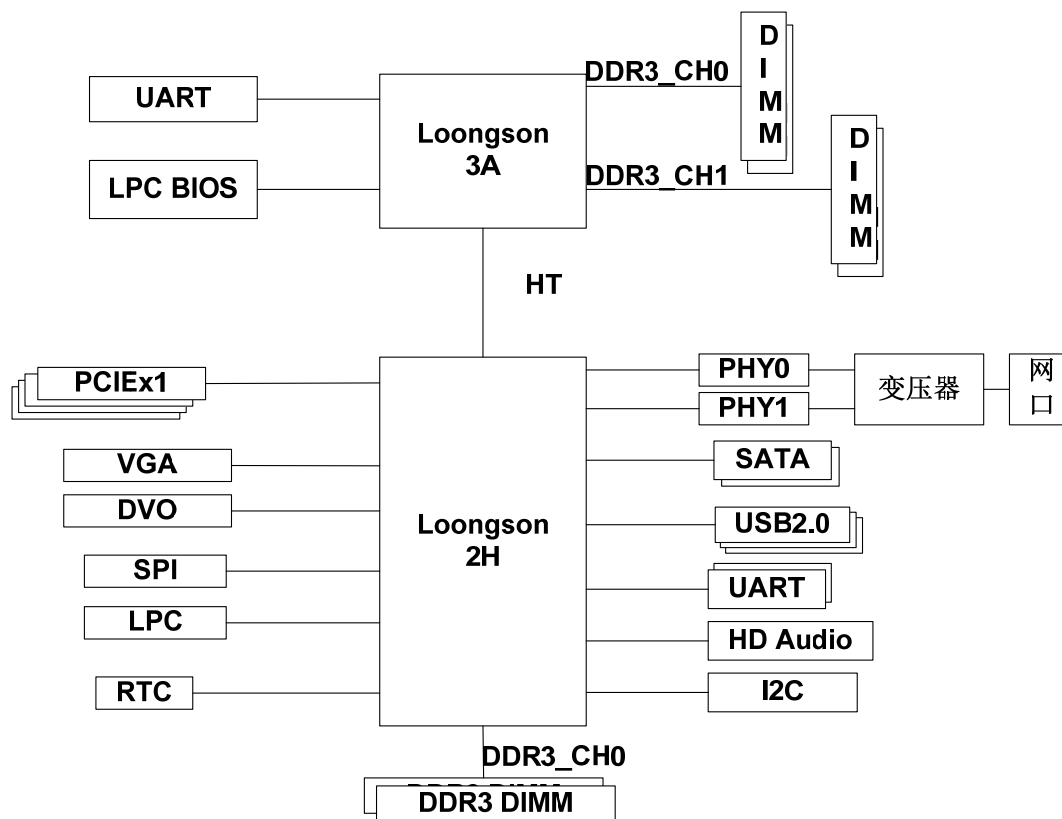
目录

1 概述	4
1.1 系统框图	4
1.2 开发板硬件规格	4
2 开发板快速使用指南	6
2.1 开发板布局图	6
2.2 开发板插针连接定义	6
2.2.1 UART 串行接口	6
2.2.2 USB 接口	7
2.2.3 前面板接口	7
2.3 开关机按钮功能说明	9
2.3.1 龙芯 3A 频率设置	9
2.3.2 CPU Core 时钟的倍频系数与 CLKSEL[4:0]的关系表	10
2.3.3 CPU DDR 时钟倍频系数与 CLKSEL[9:5]的关系表	11
2.3.4 HT 时钟与 CLKSEL[15:12]关系表	12
2.3.5 龙芯 2H 拨码开关设置说明	12
2.3.6 信号功能说明对应表	12

1 概述

LS3A_2H 开发板采用龙芯 3A 四核处理器作为板上的主处理器，龙芯 2H 芯片作为桥片扩展外部接口。开发板采用标准 ATX 尺寸。

1.1 系统框图



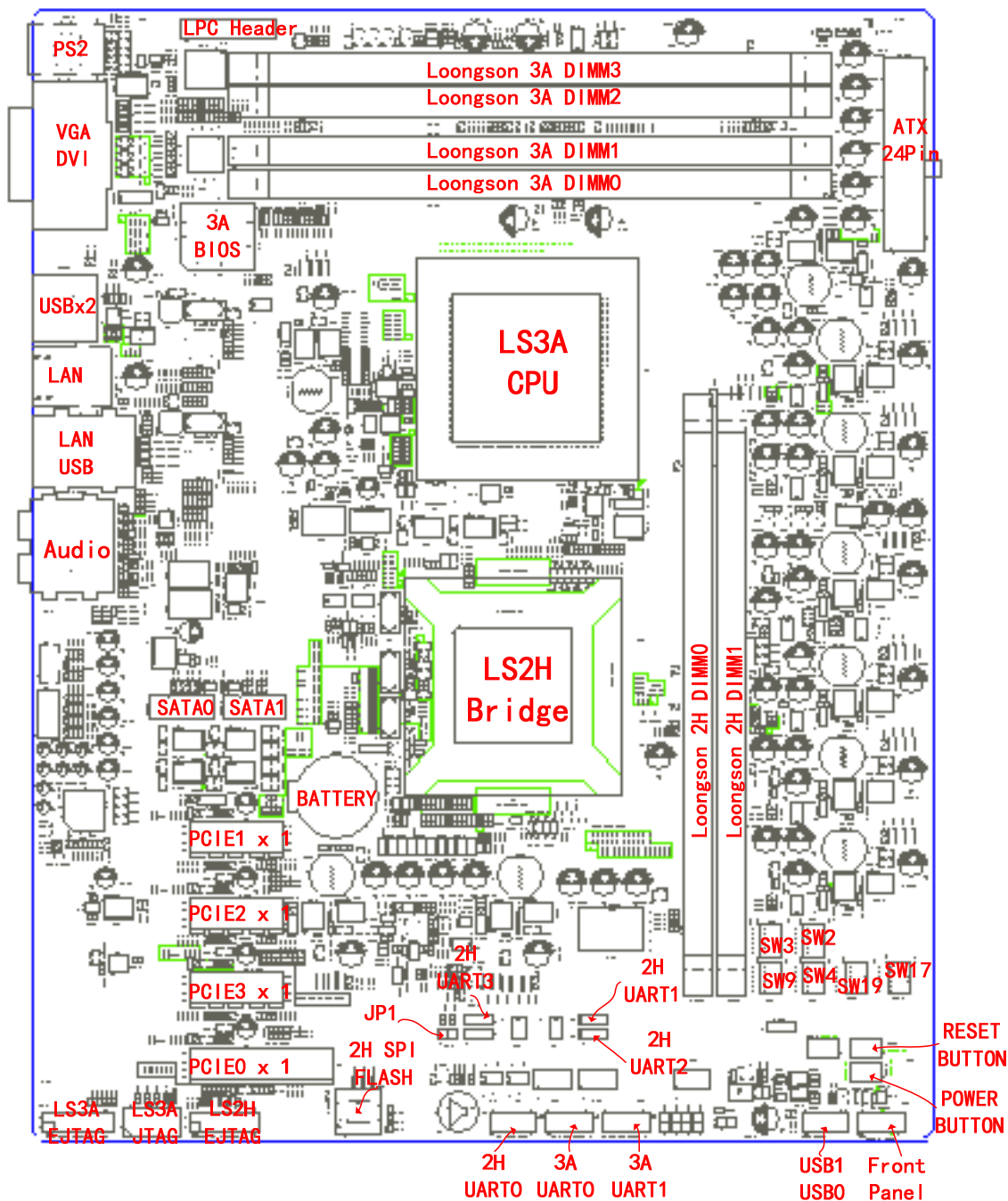
1.2 开发板硬件规格

功能	描述
CPU	1 片龙芯 3A
内存	3A 支持双通道，每个通道 2 个 DDR3 DIMM 插槽； 2H 支持一个通道 2 个 DDR3 DIMM 插槽
桥片	1 片龙芯 2H
BIOS	1 个 LPC BIOS, 1 个 SPI BIOS
网络	2 个千兆网口
显示	1 个 VGA 接口 1 个 DVI 接口，分辨率可达 1920*1080
音频	1 个 7.1 声道音频接口
PCI-E×1	4 个
存储	2 个 SATA2.0

USB 接口	4 个 USB 接口, 2 个 USB 插针
PS2	1 个键盘鼠标接口
串口	2 个 (插针)
尺寸	30.5cm × 24.4cm
电源	标准 ATX 电源

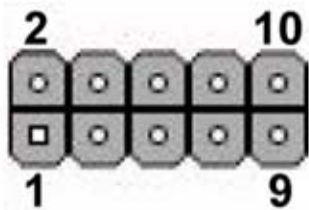
2 开发板快速使用指南

2.1 开发板布局图



2.2 开发板插针连接定义

2.2.1 UART 串行接口

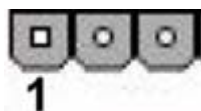


J8、J10、J11 引脚定义

Pin	1	2	3	4	5	6	7	8	9	10
Signal	DCD	RXD	TXD	DTR	GND	DSR	RTS	CTS	RI	N/A

其中如果需要使用 J8 的全功能串口功能，需要用跳线帽短接 JP1；如果只是使用 J8 的三线串口功能，不需要短接 JP1。J10 和 J11 没有要求，默认是全功能串口。

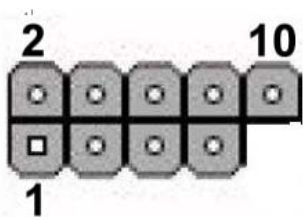
其中 J10 现在作为系统的调试串口。



J3、J4、J5 引脚定义

Pin	1	2	3
Signal	GND	RXD	TXD

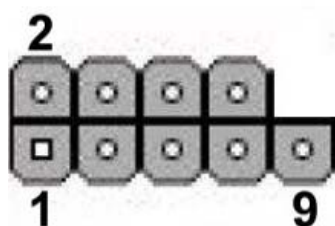
2.2.2 USB 接口



CON21 引脚定义

Pin	1	2	3	4	5	6	7	8	10
Signal	USB_P WR1	USB_P WR1	USB0-	USB1-	USB0 +	USB1 +	GND	GN D	NC

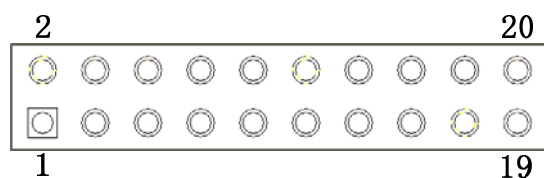
2.2.3 前面板接口



CON25 引脚定义

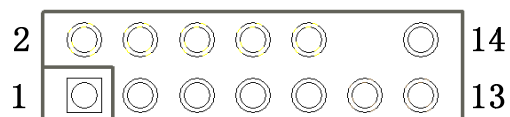
Pin	1	2	3	4	5	6	7	8	9
Signal	F_PANEL_5V	FP_LE D+	HD_LE D#	FP_LED-	GN D	POWERBT N	SYS_R ST#	GND	NC

LPC Header



Pin	1	2	3	4	5	6	7	8	9	10
Signal	LPC_C LK	G N D	LPC_ FRA MEn	-	LPC_R STn		LPC_A D3	LPC_A D2	3.3V	LPC_A D1
Pin	11	12	13	14	15	16	17	18	19	20
Signal	LPC_A D0	G N D	I2C_S CL	I2C_S DA	3.3V S B	LPC_SI RQ	GND	GND	NC	NC

EJTAG



Pin	1	2	3	4	5	6	7
Signal	EJTAG_T RST	GND	EJTAG_T DI	-	EJTAG_T DO		EJTAG_T MS
Pin	8	9	10	11	-	13	14

Signal	LPC_AD0	EJTAG_TCK	I2C_SCL	I2C_SDA	-		GND
--------	---------	-----------	---------	---------	---	--	-----

JTAG



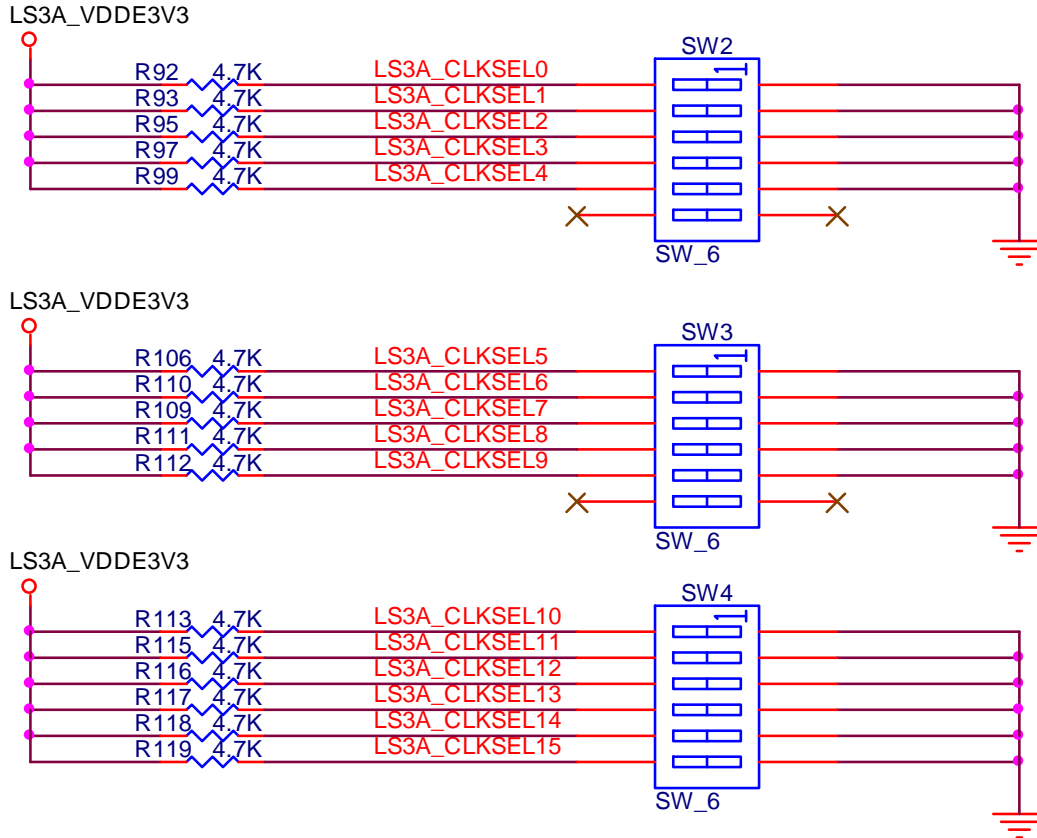
Pin	1	2	3	4	5
Signal	JTAG_TCK	GND	JTAG_TDO	3.3V	JTAG_TMS
Pin	6	7	8	9	10
Signal	-	JTAG_TRST	-	JTAG_TDI	GND

2.3 开关机按钮功能说明

- SW10: SYS_RST# Button, 用于系统复位
- SW11: POWER Button, 系统开关机按钮, 按下后等待 3 秒左右系统上电, 长按 5 秒系统关机
- SW12: IO Reset Button, 复位板上除 2H 以外的其它器件, 用作调试

2.3.1 龙芯 3A 频率设置

板上龙芯 3A 处理器频率、内存频率及 HT 工作频率由 SW2、SW3、SW4 三个拨码开关控制, 拨码开关设置方式及对应的倍频系数见下图, CPU 频率对应的基频时钟是 25MHz, 内存时钟频率对应的基频时钟是 33MHz。



信号线对应的拨码开关拨为“on”时，信号值设置为0，开关“off”时值为1。三个开关自上到下依次为1~6位，SW2和SW3的第6位悬空。

2.3.2 CPU Core 时钟的倍频系数与 CLKSEL[4:0]的关系表

CLKSEL[4:0]	倍频系数	CLKSEL[4:0]	倍频系数
00000	30	10000	15
00001	31	10001	15.5
00010	32	10010	16
00011	33	10011	16.5
00100	34	10100	17
00101	35	10101	17.5
00110	36	10110	18
00111	37	10111	18.5
01000	38	11000	19

01001	39	11001	19.5
01010	40	11010	20
01011	41	11011	20.5
01100	42	11100	21
01101	43	11101	21.5
01110	44	11110	22
01111	45	11111	1

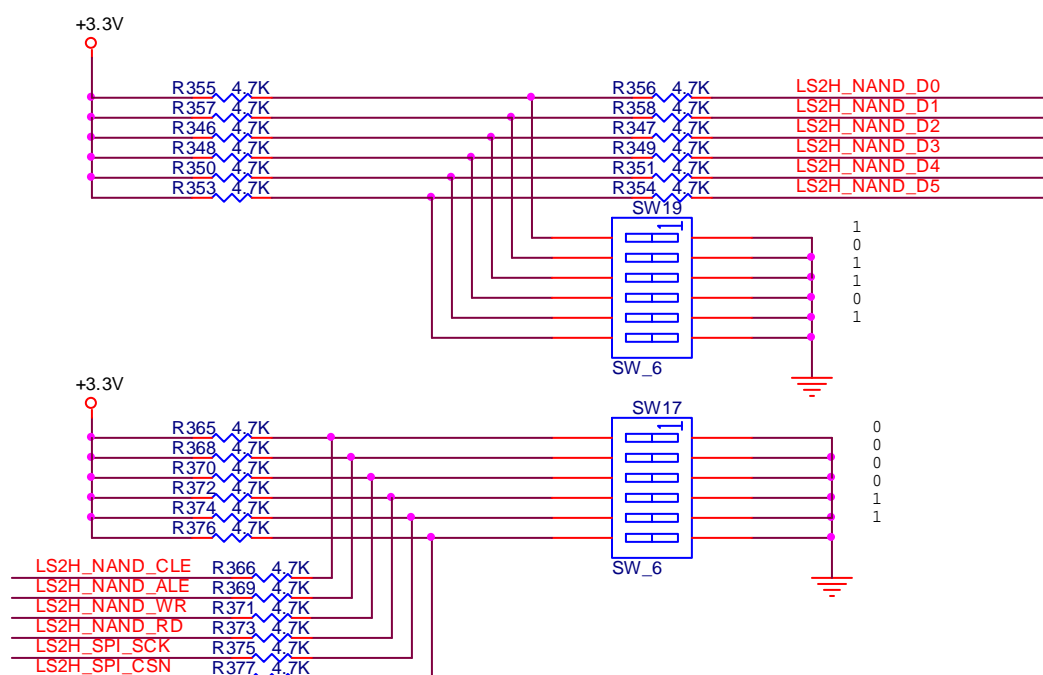
2.3.3 CPU DDR 时钟倍频系数与 CLKSEL[9:5]的关系表

CLKSEL[9:5]	倍频系数	CLKSEL[9:5]	倍频系数
00000	10	10000	7.5
00001	10.33	10001	7.75
00010	10.67	10010	8
00011	11	10011	8.25
00100	11.33	10100	8.5
00101	11.67	10101	8.75
00110	12	10110	9
00111	12.33	10111	9.25
01000	12.67	11000	9.5
01001	13	11001	9.75
01010	13.33	11010	10
01011	13.67	11011	10.25
01100	14	11100	10.5
01101	14.33	11101	10.75
01110	14.67	11110	11
01111	15	11111	1

2.3.4 HT 时钟与 CLKSEL[15:12]关系表

信号	作用
CLKSEL[15]	<ul style="list-style-type: none"> ● 1'b1 表示采用内部参考电压，推荐使用 ● 1'b0 表示采用外部参考电压
CLKSEL[14]	<ul style="list-style-type: none"> ● 1'b1 表示 HT PLL 采用差分时钟输入，即 HT0/HT1 分别使用 HT0_CLKp/HT0_CLKn 或 HT1_CLKp/HT1_CLKn 作为参考时钟， ● 1'b0 表示 HT PLL 采用普通时钟输入，即使用 HTCLK 作为参考时钟
CLKSEL[13:12]	<ul style="list-style-type: none"> ● 2'b00 表示 PHY 时钟为 1.6GHZ/1，推荐使用 ● 2'b01 表示 PHY 时钟为 3.2GHZ/2 ● 2'b10 表示 PHY 时钟为普通输入时钟

2.3.5 龙芯 2H 拨码开关设置说明



信号线对应的拨码开关拨为“on”时，信号值设置为0，开关“off”时值为1。

注：龙芯 3A+2H 开发板 V2.2 及以后版本拨码开关设置和上图一致，较早版本的板卡如需调整请联系我们的技术支持。板卡版本号见 3A 附近的白色丝印。

2.3.6 信号功能说明对应表

信号名称	功能描述
SYS_CLKSELO	系统参考时钟选择 <ul style="list-style-type: none"> ● 0: SATA_XTAL ● 1: SYS_BAKCLK
SYS_CLKSEL1	PCIE 参考时钟选择 <ul style="list-style-type: none"> ● 1: 内部 100MHz 时钟 ● 0: 从 PCIE_XTAL 输入
ACPI_CLKSEL2	USB PHY1 时钟选择 <ul style="list-style-type: none"> ● 0: 内部时钟(此时 USB_XI1/XO1 可不接晶体) ● 1: 在 USB_XI1/XO1 上的 12MHz 晶体
ACPI_CLKSEL3	ACPI 使能 <ul style="list-style-type: none"> ● 0: 不使用 ACPI 控制芯片 ● 1: 使用 ACPI 控制
NAND_CLE	PCIE 从模式选择 <ul style="list-style-type: none"> ● 0: 关闭, PCIE 为 1x4 或者 4x1 的 root complex ● 1: 打开, PCIE 为 x4 的 endpoint
NAND_ALE	LPC ROM 模式使能 <ul style="list-style-type: none"> ● 0: 关闭, LPC 接口为主控模式 ● 1: 打开, LPC 接口可接受 LPC memory 访问
NAND_WR	NAND 启动时是否打开写校验 <ul style="list-style-type: none"> ● 0: 关闭 ● 1: 打开
NAND_RD	NAND 启动时是否打开读校验 <ul style="list-style-type: none"> ● 0: 关闭 ● 1: 打开
{SPI_SCK, SPI_CS _n }	启动源选择 <ul style="list-style-type: none"> ● 00: NAND 启动 ● 10: LPC 启动 ● x1: SPI 启动
ACPI_PWRTYPE	供电来源: <ul style="list-style-type: none"> ● 0: 使用电池供电 ● 1: 使用电源供电
ACPI_LID	屏盖状态 正常工作时设置为 1