

LOONGSON

龙芯 1C203 处理器数据手册
V1.0

2025 年 12 月

龙芯中科技术股份有限公司

自主决定命运, 创新成就未来

北京市海淀区中关村环保科技示范园龙芯产业园 100095
Loongson Industrial Park, Zhongguancun Environmental Protection Park,
Haidian District, Beijing 100095. P.R.China



www.loongson.cn

阅读指南

《龙芯 1C203 处理器数据手册》主要介绍 龙芯 1C203 的接口结构、特性、电气规范及硬件设计指导。

目 录

目录	i
第一章 概述	1
1.1 特性	1
1.2 结构框图	2
1.3 芯片分级	4
1.4 文档约定	4
1.4.1 信号命名	4
1.4.2 信号类型	4
1.4.3 数值表示	4
1.4.4 寄存器域	4
第二章 引脚定义	5
2.1 引脚复用	5
2.2 启动模式	6
第三章 功能描述	7
3.1 时钟结构	7
3.2 上电复位	8
3.3 看门狗	8
3.4 输入保持功能	8
3.5 安装模式	9
3.6 安全特性	9
3.6.1 可靠性	9
第四章 电气特性	10
4.1 电源	10
4.1.1 推荐工作条件	10
4.1.2 绝对最大额定值	10
4.2 SPI Flash 接口特性	10
4.3 I ² C 接口时序	10
4.4 ADC 特性	11
4.5 ACOMP 特性	11

第五章 热特性	12
5.1 热参数	12
5.2 焊接说明	12
第六章 引脚排列和封装	14
第七章 封装机械尺寸	15
第八章 订购信息	16
8.1 表面标识	16

表 目 录

1.1	芯片分级	4
1.2	信号类型约定	4
2.1	QFN32 引脚复用关系	5
3.1	时钟定义	7
4.1	推荐工作条件	10
4.2	绝对最大额定值	10
4.3	SPI Flash 特性	10
4.4	I ² C 特性	10
4.5	ADC 特性	11
4.6	ACOMP 特性	11
5.1	龙芯 1C203 热特性参数和极限值	12
5.2	回流焊接参数	13

图 目 录

1.1	龙芯 1C203 结构图	3
3.1	时钟结构图	7
4.1	I ² C 接口时序	11
6.1	QFN32 封装顶视图	14
7.1	QFN32 封装机械尺寸图	15
8.1	LS1C203 表面标识	16

第一章 概述

龙芯 1C203 是针对电机驱动应用而设计的微控制器芯片。该芯片集成 CPU、SRAM、Flash、PMU、ATIM、GTIM、BTIM、ADC、DMA、SPI、UART、I²C、RTC 等功能模块，具备驱动舵机、有刷电机、无刷电机 PWM 的原生支持，同时具备常见通信模块，可以满足高性价比的常见电机应用。

1.1 特性

龙芯 1C203 具有以下关键特性：

- LA132 处理器核
 - 32 位单发射
 - 顺序执行、三级流水
 - 无 cache、MMU
 - JTAG 调试接口支持断点、单步
 - 8KB 指令 SRAM、8KB 数据 SRAM
 - 主频 160MHz
- 片上 Flash
 - 128KB 容量
 - 每页 256 字节
- 定时器
 - BTIM,GTIM,ATIM 三种定时器
 - 支持 PWM 可调输出，输入捕获
 - 调试模式下暂停
- ADC
 - 10 路输入
 - 12 位分辨率
 - 包含内部电压基准测量
 - 最高采样率 937KSPS
- ACOMP
 - 3 通道模拟比较器
- DMA
 - 4 个通道

- 支持存储器到存储器，存储器到设备和设备到存储器传输
- 支持循环传输
- 支持以 1/2/4 字节为单位传输
- SPI 控制器
 - 独立的 Flash 接口，支持启动
 - 支持主从模式
- UART 控制器
 - 2 路两线串口
- I²C 控制器
 - 1 路
 - 支持主从模式
 - 速率 100/400Kbps
- 看门狗
 - 上电默认开启
 - 调试模式下暂停
- GPIO
 - 29 路复用 GPIO
 - 上电默认为 GPIO 功能，高阻态
- 低功耗
 - CPU 域可关断
 - APB 模块独立的时钟门控开关

1.2 结构框图

芯片以龙芯 LA132 处理器核为计算核心，采用 32 位 AXI+APB 两级总线连接片上资源和外围接口。芯片的结构如图1.1所示。

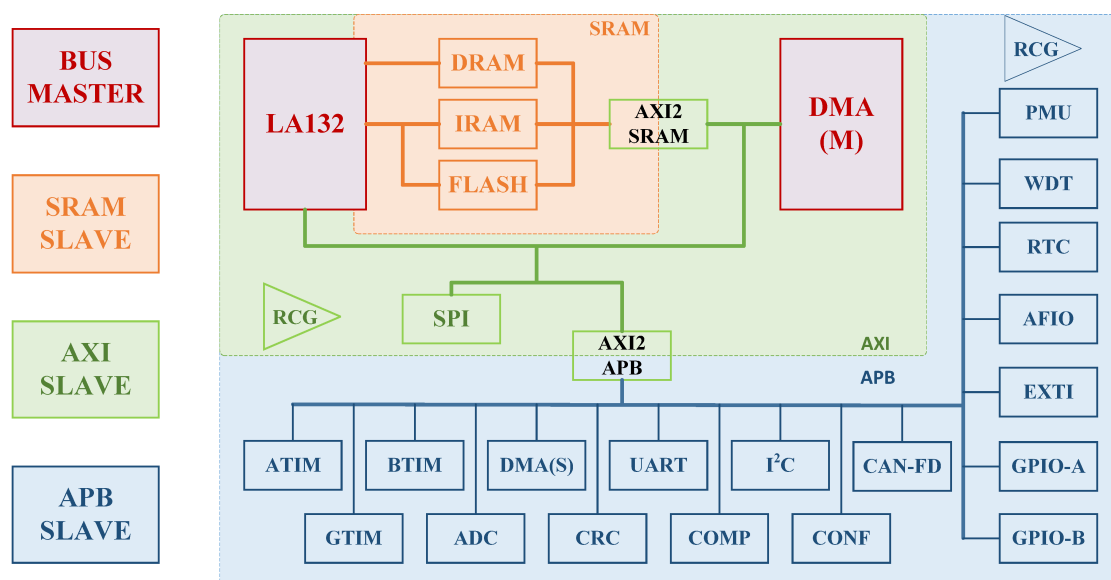


图 1.1: 龙芯 1C203 结构图

1.3 芯片分级

表 1.1: 芯片分级

芯片标识	封装	处理器频率	工作温度（环境温度）
LS1C203	塑封	160MHz	-40℃* ~85℃

*: 当芯片在 0℃ 以下环境温度工作时，需延长 3.3V 供电上电时间，切换到外部 8M 时钟源并使能 IO InputHold 功能以保证芯片正常工作性能。

1.4 文档约定

1.4.1 信号命名

信号名的选取以方便记忆和明确标识功能为原则。低有效信号以 n 结尾，高有效信号则不带 n。

1.4.2 信号类型

表 1.2: 信号类型约定

代码	描述
A	模拟
DIFF I/O	双向差分
DIFF I	差分输入
DIFF O	差分输出
I	输入
I/O	双向
O	输出
OD	开漏输出
P	电源
G	地

1.4.3 数值表示

16 进制数表示为 'hxx，2 进制数表示为 'bxx，其他数字为 10 进制数。

1.4.4 寄存器域

寄存器域以 [寄存器名].[域名] 的形式加以引用。如 ChipCtrl.input_hold 指芯片配置寄存器（ChipCtrl）的 input_hold 域。

第二章 引脚定义

龙芯 1C203 封装形式为 QFN32, 所有信号复用关系见下表。

2.1 引脚复用

芯片引脚分为固定功能和 GPIO 复用两类, 可复用的引脚除作为 GPIO 外还有主功能、第一复用、第二复用、模拟复用, 配置寄存器见用户手册。使用时, 不允许多个引脚定义成相同功能, 尤其是输入。

固定功能引脚包括电源、地和 RSTN, 其余均可复用为 GPIO, 如下表。

表 2.1: QFN32 引脚复用关系

引脚号	引脚名	主功能	第一复用	第二复用	模拟复用	GPIO 输入
1	PA00	atim_ch1	–	–	–	–
2	PA01	atim_ch1n	uart0_tx	uart1_tx	–	–
3	PA02	atim_ch2	–	–	–	–
4	PA03*	atim_ch2n	uart1_tx	spi_clk	–	SAMP1
5	PA04	atim_ch3	–	–	–	–
6	PA05*	atim_ch3n	spi_csb	uart0_tx	–	SAMP_TM
7	VDDIV2CPU	–	–	–	–	–
8	VDD	–	–	–	–	–
9	PA14	uart0_rx	i2c_scl	can_tx	–	–
10	PA15	uart0_tx	i2c_sda	can_rx	–	–
11	PB00	can_tx	uart1_tx	i2c_scl	XIN	–
12	PB01	can_rx	uart1_rx	i2c_sda	XOUT	–
13	PB02	uart1_tx	i2c_scl	can_tx	CLK32IN	atim_etr
14	PB03	uart1_rx	i2c_sda	can_rx	CLK32OUT	gtim_etr
15	PB04	spi_clk	uart1_tx	i2c_scl	–	–
16	PB05	spi_mosi	uart1_rx	i2c_sda	–	–
17	PA06	uart0_rx	i2c_sda	gtim_ch4	ADC7	batfail
18	PA07	gtim_ch1	spi_clk	uart1_rx	ADC6/COMP1	–
19	PA08	gtim_ch2	uart1_rx	uart1_tx	ADC5/COMP2	–
20	PA09	gtim_ch3	uart0_rx	i2c_scl	ADC4/COMP3	–
21	PA10	gtim_ch4	uart0_tx	i2c_sda	ADC3/COMP0	–
22	PA11	i2c_scl	spi_miso	uart0_rx	ADC2	–
23	PA12	i2c_sda	spi_mosi	uart1_rx	ADC1	–
24	PA13	uart0_tx	i2c_scl	atim_ch4	ADC0	atim_brk
25	PB06	spi_miso	uart0_tx	uart1_tx	ADC9	–
26	PB07	spi_csb	uart0_rx	uart1_rx	ADC8	–

引脚号	引脚名	主功能	第一复用	第二复用	模拟复用	GPIO 输入
27	PB08	jtag_tck	spi_clk	gtim_ch1	—	—
28	PB09*	jtag_tdo	spi_mosi	gtim_ch2	—	SAMP0
29	PB10	jtag_tdi	spi_miso	atim_ch2n	—	—
30	PB11	jtag_tms	spi_csb	gtim_ch3	—	—
31	PB12	jtag_trst	atim_ch4	atim_ch3n	—	—
32	RSTN	—	—	—	—	—
33	GND	—	—	—	—	—

注 1: 其中带 * 号的表示上电配置引脚。

注 2: VDDIV2CPU 外接对地 1uF 电容。

2.2 启动模式

龙芯 1C203 中设置了 3 个引脚来配置启动模式: PA03/PA05/PB09。

PA05 的采样时机为复位低电平 (latch 实现), 采样为高时为测试模式 (复位高电平后有效)。PA05 的 PAD 在复位过程中使能了下拉, 默认为功能模式。如需测试模式, 在复位时给 PA05 高电平。

PB09 的 primary 功能为 JTAG_TDO, 用该脚的状态来判断 JTAG 相关功能。当配置为 CJTAG 模式时, JTAG 上电后仅作为两线 CJTAG 使用, 无法配置为五线模式。当配置为五线 JTAG 模式时, 也无法再配置为两线 JTAG 调试。

PB09 和 PA03 采用三态判断 (如复位小节), 在 32k 复位过程中进行采样, 采样值和含义如下表。其中 PB09 和 PA03 的采样值 (4 位) 分别为 s0 和 s1, 为 4' h0 表示外部下拉, 为 4' hf 表示外部上拉, 其他值表示外部无上下拉。

当使用外部 SPI 模式启动时, 使用 PB04、PB05、PB06、PB07 作为 spi_flash 引脚; 当使用安装模式 0 启动时, 使用 PB08、PB09、PB10、PB11 作为 spi_flash 引脚。

信号脚	采样值	含义
PA03	s1==4' hf	SPI 启动
	其他	内部 flash 启动
PB09	s0==4' hf	安装模式 0
	s0==4' h0	五线 JTAG 模式
	其他	CJTAG 模式

第三章 功能描述

3.1 时钟结构

龙芯 1C203 包含以下时钟

表 3.1: 时钟定义

时钟名	属性	频率	说明
clk_int32k	P	26.9 ~37.1KHz	片内振荡器，是外部时钟的备份
clk_ext32k	P	32.768KHz	石英振荡器
clk_1k	G		片内 32K 工作时钟
clk_int16m	P	15.68 ~16.32MHz	片内振荡器，CPU 子系统时钟
clk_ext8m	P	8MHz	石英振荡器，测量用参考时钟，可选为 CPU 子系统时钟
clk_pll	P	160MHz	PLL 时钟
clk_eapb	G	4MHz /2MHz	常开域总线时钟
clk_bus	G	40MHz /16MHz	片上总线时钟
clk_cpu	G	160MHz /40MHz /16MHz	CPU/RAM 时钟
clk_hs	G	1KHz /4MHz/2MHz	电源管理时钟

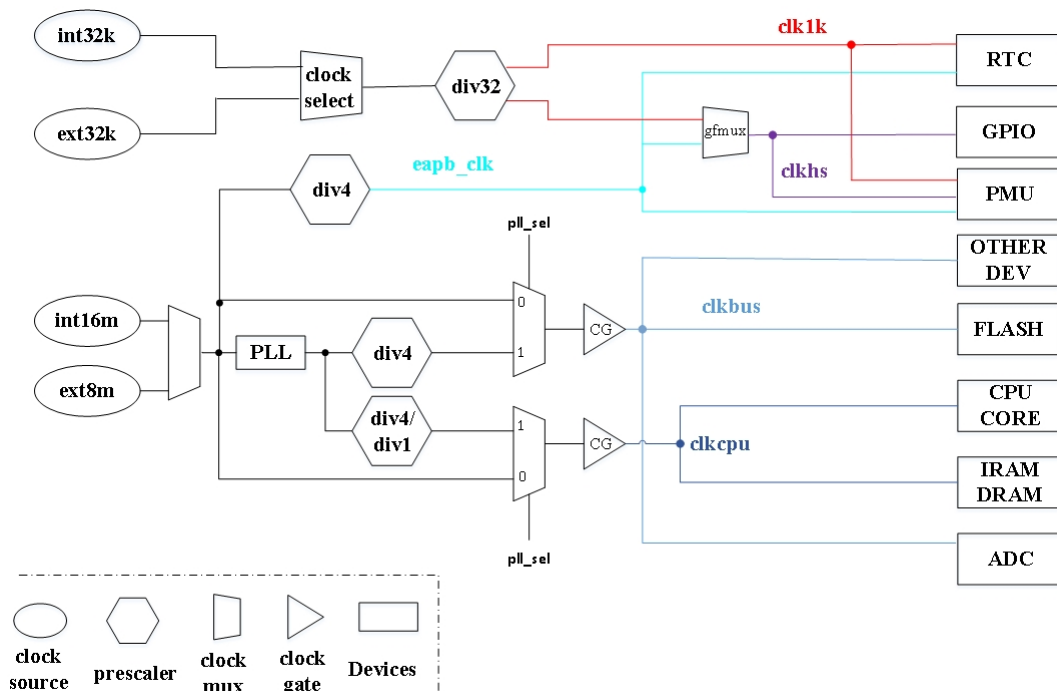


图 3.1: 时钟结构图

时钟结构如图3.1所示。

启动和复位时默认使用片内时钟。时钟选择模块持续检测片外时钟，并向软件反馈状态。当片外时钟正常时软件可以发起切换操作。切换到外部时钟后，如果片外时钟停止，将自动切回内部时钟并产生中断。

顶层 RCG 负责生成 32K 时钟，16M OSC 时钟由 CPU 域内部生成并送出作为总线时钟及 PLL 时钟源。

时钟配置在 PMU 模块中实现，当使用 OSC 时钟作为总线时钟时，clk_bus 及 clk_cpu 均直接使用 OSC 时钟；当使用 PLL 输出时钟作为总线时钟时，clk_bus 和 clk_cpu 默认为 PLL 输出时钟的四分频，若使能 turbo_en 且运行在 SRAM 中时，clk_cpu 为 PLL 输出时钟。

根据 CPU 域电源状态，1K 和 clk_eapb 选出 clkhs，用于电源管理。在 CPU 域掉电时为 1K，上电后为 clk_eapb。

3.2 上电复位

芯片内部集成上电复位功能，外部下拉 RSTN 引脚可以将芯片复位。RSTN 引脚内置约 $400K\Omega$ 上拉电阻，建议外部增加 $10nF$ 对地电容。

芯片内置复位来源寄存器 (CmdSts.RstSrc)，软件可以根据其值判定是一次上电复位或外部复位 (2' b00)，还是一次看门狗复位 (2' b01 / 2' b10)，或是休眠唤醒 (2' b11)。

3.3 看门狗

片内集成看门狗，初始化为 4 秒复位。引导代码可以将其设置其它值。看门狗配置带校验，如果配置出错将立即复位。

在五线调试模式下 (JTAG_TRST 为高，且 CPU 被 JTAG 中断)，看门狗计数器将暂停计数。JTAG_TRST 引脚内置约 $50K\Omega$ 弱下拉，可以悬空。

看门狗计数器可配置为在休眠模式下关闭。

3.4 输入保持功能

低功耗应用场合要求所有数字引脚的电平处于确定状态。为简化软硬件实现，龙芯 1C203 支持输入保持功能。该功能打开后会在引脚处引入正反馈，如果采样到的电平为高，则开启上拉；反之，如果采样到的电平为低，则开启下拉。上下拉电阻约为 $50K\Omega$ 。

输入保持功能有一个全局使能位 (ChipCtrl.input_hold)，打开输入保持全局使能后，可通过 GPIO 寄存器独立控制每个处于输入状态的 IO 是否开启该功能。需注意的是，

如果一个输入引脚未处于 GPIO 状态时，同样可以打开输入保持功能。打开输入保持功能的输入引脚，外部驱动应当小于 $5K\Omega$ ，以便正确改变状态。

3.5 安装模式

安装模式用于简化出厂时的固件烧写。在该模式下，芯片会从安装卡上的 SPI Flash 启动，运行其中的安装程序。安装程序可以烧写片内 Flash 以及主板上的 SPI Flash。应注意的是在烧写 SPI Flash 时，软件应当在片内 RAM 中运行。

电路设计方面，主板上 FLASH_CSB 应当加以弱下拉（比如 $50K\Omega$ ），并与时钟、数据以及电源地拉出到专用的引出点，以便与安装卡对接。安装卡上将 FLASH_CSB 上拉（比如 $5K\Omega$ ），使得插卡后芯片自动切换成安装模式。

3.6 安全特性

本芯片的安全特性实现了运行安全：CPU 只能执行内部代码，外界无法控制其运行。

基于 Flash 的 OTP 功能实现。Flash 初始化完成后读出配置字，生成 jtag_lock 和 otp_lock 两个信号，并随后释放处理器核的复位。jtag_lock 有效时，JTAG 送给处理器核的关键控制信号 jtagbrk/proben/trap 会被强制为 0，并且 SPI 启动也将被禁用。

3.6.1 可靠性

- 外部复位输入和测试模式控制均采用内部时钟同步，过滤后使用
- 运行模式下无法关闭的看门狗复位（初始为 4 秒）
- 看门狗配置加校验，避免误写或者不完全复位
- 调试模式暂停功能同时检查 cpu 输出的 debug_mode 和 TRST 引脚

第四章 电气特性

4.1 电源

4.1.1 推荐工作条件

表 4.1: 推荐工作条件

电源	描述	Min	Typ	Max	单位
VDD	IO/LDO/参考电压电源	2.97	3.3	3.63	V

4.1.2 绝对最大额定值

表 4.2: 绝对最大额定值

电源	描述	Min	Max	单位
VDD	IO/LDO/参考电压电源	-0.3	4.5	V

4.2 SPI Flash 接口特性

T 为 SCK 时钟周期。

表 4.3: SPI Flash 特性

参数	描述	最小	典型	最大	单位
Tckh	SCK 时钟高电平时间	0.5T-1	-	-	ns
Tckl	SCK 时钟低电平时间	0.5T-1	-	-	ns
Tval	SCK 下降沿到数据输出的延迟	6	-	90	ns
Tsu	数据输入建立时间	83	-	-	ns
Th	数据输入保持时间	1	-	-	ns

4.3 I²C 接口时序

波形如图4.1所示。

表 4.4: I²C 特性

参数	描述	最小	典型	最大	单位
Tckh	SCL 时钟高电平时间	4	-	-	us
Tckl	SCL 时钟低电平时间	5	-	-	us
Tval	SCL 下降沿到数据输出的延迟	5	-	-	us
Tsu	数据建立时间 (SDA 变化到 SCL 上升)	0	-	-	us
Th	数据保持时间 (SCL 下降到 SDA 变化)	0	-	-	us

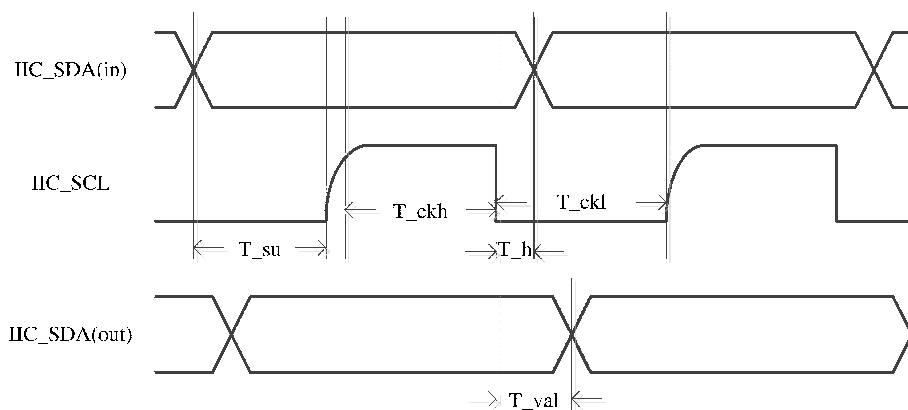


图 4.1: I²C 接口时序

4.4 ADC 特性

表 4.5: ADC 特性

参数	描述	最小	典型	最大	单位
INL	Integral Non-Linearity		±2	±4	LSB
DNL	Differential Non-Linearity		±1	±2	LSB
SNR	Signal-To-Noise Rate		67		dB
SNDR	Signal-To-Noise and Distortion Rate		66		dB
Resolution	分辨率		12		bit
ENOB	有效精度		11.5		bit

4.5 ACOMP 特性

表 4.6: ACOMP 特性

参数	描述	最小	典型	最大	单位
VDD	Analog Supply Voltage	2.97		3.63	V
Vin	Copmparator Input Voltage Range	0		0.75*VDD	V
Tstart	Comparator Startup Time			6	us
Td	Propagation Delay		30	100	ns

第五章 热特性

5.1 热参数

表 5.1: 龙芯 1C203 热特性参数和极限值

参数	值
最高环境温度	85℃
最低环境温度	-40℃
最高存储温度	150℃
最低存储温度	-65℃

5.2 焊接说明

龙芯 1C203 采用无铅封装，建议回流焊接参数如表5.2所示

表 5.2: 回流焊接参数

Profile Feature		Pb-Free Assembly
Average ramp-up rate (T _{smax} to T _p)		3°C/second max.
Preheat	Temperature Min (T _{smin})	150°C
	Temperature Max (T _{smax})	200°C
	Time (T _{smin} to T _{smax})(ts)	60 - 180 seconds
Time maintained above	Temperature (T _L)	217°C
	Time (t _L)	60 - 150 seconds
Peak Temperature (T _p)		245°C
Time within 5°C of actual Peak Temperature (tp)		20 - 40 seconds
Rampdown Rate		6°C/second max.
Time 25°C to Peak Temperature		8 minutes max.

第六章 引脚排列和封装

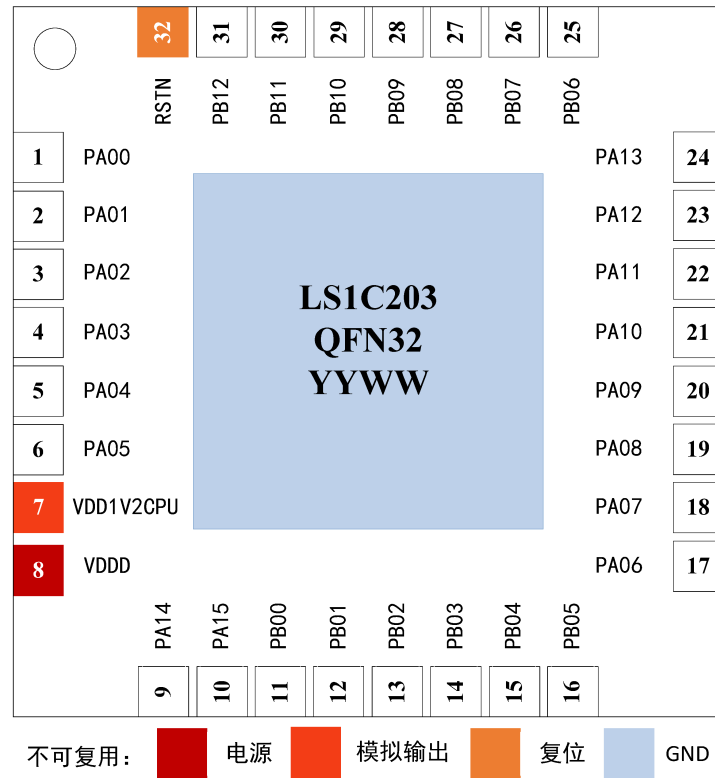


图 6.1: QFN32 封装顶视图

第七章 封装机械尺寸

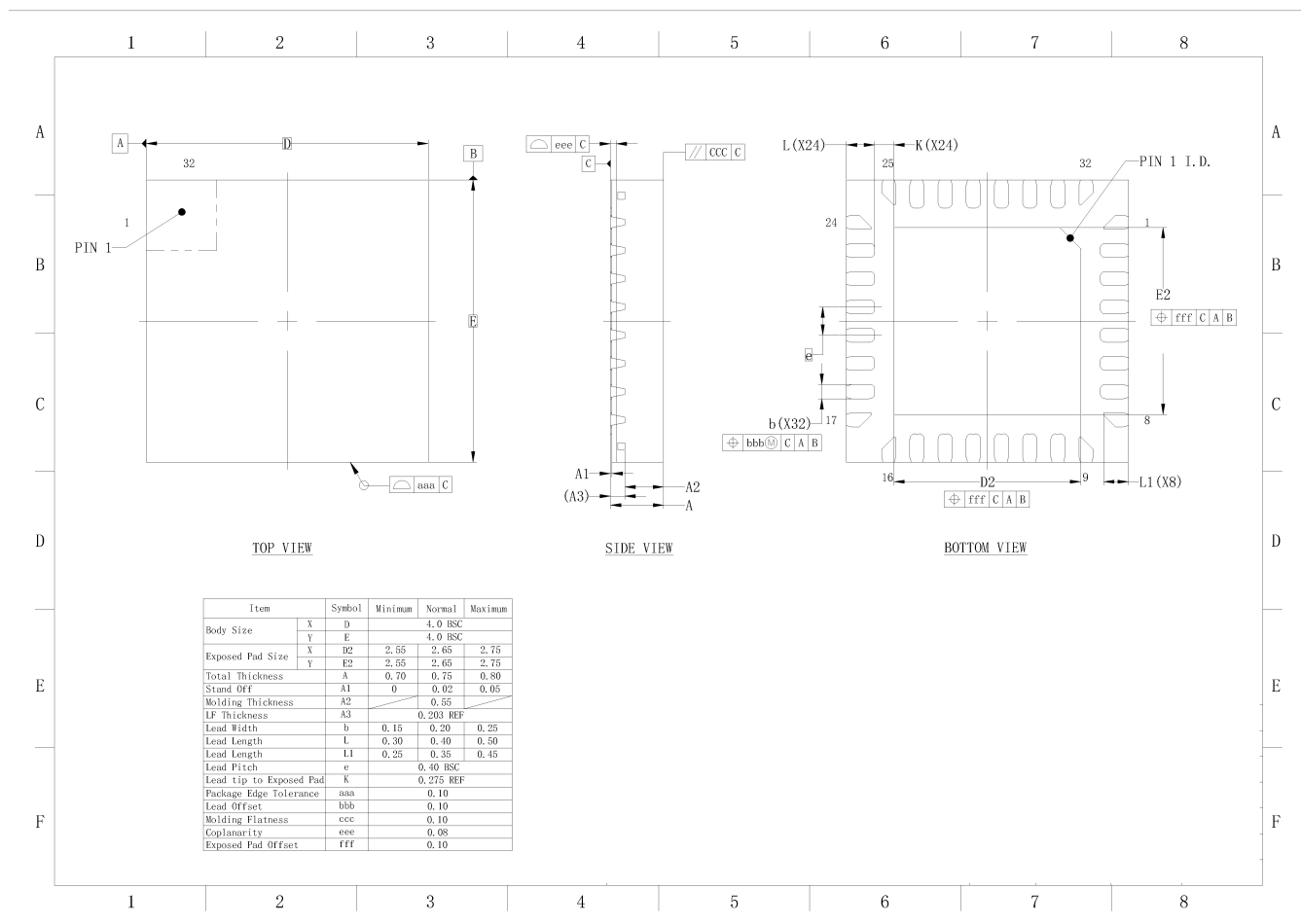


图 7.1: QFN32 封装机械尺寸图

第八章 订购信息

8.1 表面标识

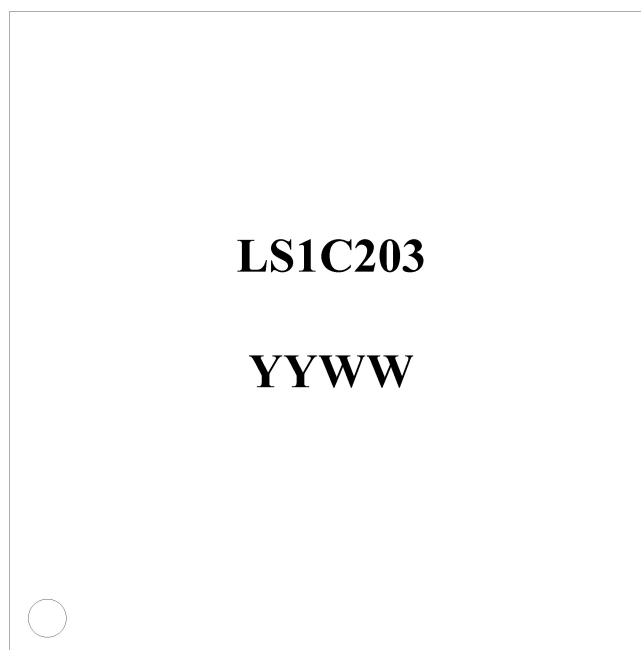


图 8.1: LS1C203 表面标识

- a) o : 定位点;
- b) LS1C203 : 器件标识号;
- c) YYWW : YY = 封装年份, WW = 星期数。

修订历史

序号	版本号	更新内容
1	V1.0	正式版发布

技术支持

可通过邮箱向我司提交芯片手册和产品使用的问题，并获取技术支持。

服务邮箱：service@loongson.cn

声明

本文档版权归龙芯中科技术股份有限公司所有，并保留一切权利。未经许可不得擅自实施传播等侵害版权人合法权益的行为。

本文档仅提供阶段性信息，所含内容可根据产品的实际情况随时更新，恕不另行通知。如因文档使用不当造成的直接或间接损失，本公司不承担任何责任。

龙芯中科技术股份有限公司

Loongson Technology Corporation Limited

地址：北京市海淀区中关村环保科技示范园龙芯产业园 2 号楼

Building No.2, Loongson Industrial Park, Zhongguancun Environmental Protection Park

电话 (Tel) : 010-62546668

传真 (Fax) : 010-62600826